TFT-LCD パネル用電源 IC シリーズ

DAC 階調電圧発生 IC

BD81010MUV

概要

DAC 内蔵階調電圧発生 IC BD81010MUV は、I²C シリアル信号による設定値制御による高精度 10bit DAC + バッファアンプ (14ch) と HVDD 用 アンプ (1ch) を 1chip に内蔵しています。

特長

- 1chip 化による部品数削減
- 10bit DAC (14ch) 内蔵
- DAC 出力バッファアンプ (14ch) 内蔵
- HVDD 用 オペアンプ (1ch) 内蔵
- I²C インターフェース (SDA, SCL)
- 温度保護回路
- 低電圧誤動作防止回路
- パワーON リセット回路
- 入力トレラント対応 (SDA, SCL, EN)

用途

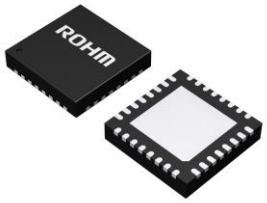
大画面液晶 TV、高画質液晶 TV 等 TFT-LCD パネルで使用可能です。

重要特性

- 電源電圧 1 範囲(VDD): 2.1V～ 3.6V
- 電源電圧 2 範囲(VCC): 8.0V～ 18.0V
- 動作温度範囲: -40°C～ +85°C

パッケージ

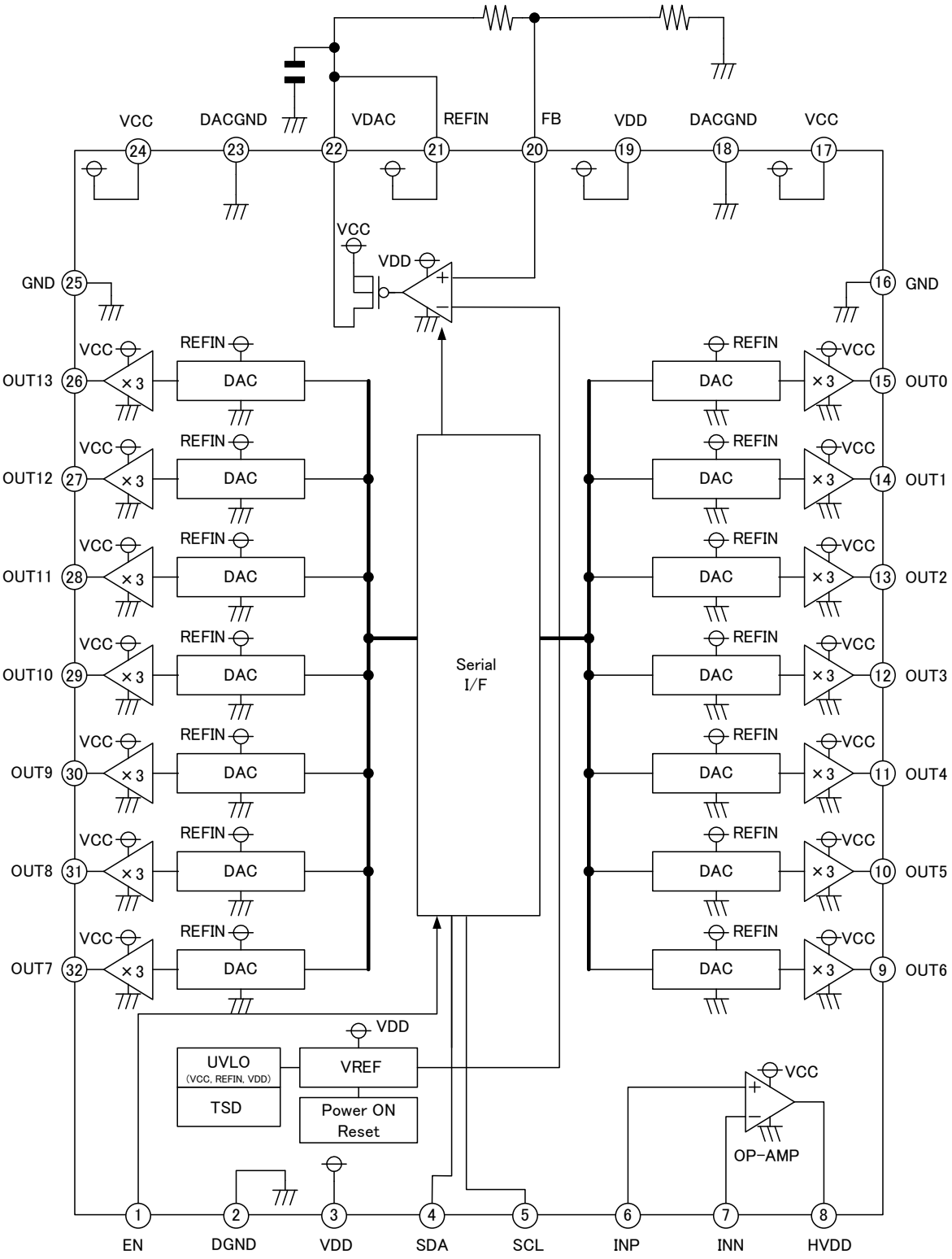
W (Typ) x D (Typ) x H (Max)



VQFN032V5050
5.00mm x 5.00mm x 1.00mm

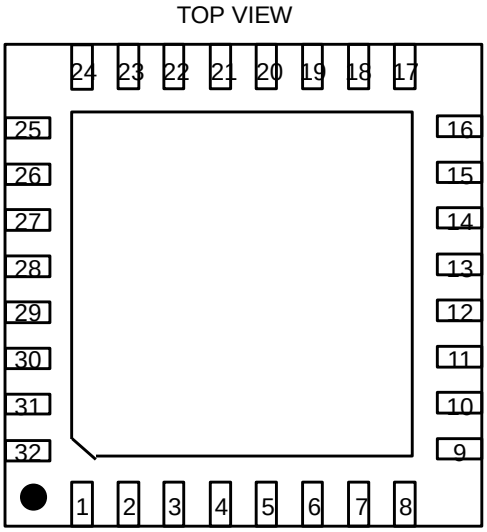
© 2016 ROHM Co., Ltd. All rights reserved.

ブロック図



© 2016 ROHM Co., Ltd. All rights reserved.

端子配置図



端子説明

PIN No.	端子名	機能	PIN No.	端子名	機能
1	EN	VDAC イネーブル端子	17	VCC	電源入力
2	DGND	ロジック，保護回路 GND 入力	18	DACGND	DAC 用 GND 入力
3	VDD	ロジック電源入力	19	VDD	ロジック電源入力
4	SDA	シリアルデータ入力端子	20	FB	フィードバック端子
5	SCL	シリアルクロック入力端子	21	REFIN	DAC 基準電圧入力端子
6	INP	アンプ⊕入力端子	22	VDAC	DAC 電圧出力
7	INN	アンプ⊖入力端子	23	DACGND	DAC 用 GND 入力
8	HVDD	HVDD アンプ出力端子	24	VCC	電源入力
9	OUT6	階調出力端子	25	GND	バッファアンプ GND 入力
10	OUT5	階調出力端子	26	OUT13	階調出力端子
11	OUT4	階調出力端子	27	OUT12	階調出力端子
12	OUT3	階調出力端子	28	OUT11	階調出力端子
13	OUT2	階調出力端子	29	OUT10	階調出力端子
14	OUT1	階調出力端子	30	OUT9	階調出力端子
15	OUT0	階調出力端子	31	OUT8	階調出力端子
16	GND	バッファアンプ GND 入力	32	OUT7	階調出力端子

© 2016 ROHM Co., Ltd. All rights reserved.

絶対最大定格(Ta=25°C)

項　目	記　号	定　格	単　位
電源電圧 1	V_{DD}	4.5	V
電源電圧 2	V_{CC}	19.0	V
REFIN 電圧	V_{REFIN}	7.0	V
DAC 基準電圧	V_{DAC}	7.0	V
オペアンプ入力端子電圧	V_{INP}, V_{INN}	15.0	V
機能端子電圧	V_{EN}	4.5	V
2 線シリアル端子電圧	V_{SDA}, V_{SCL}	4.5	V
ジャンクション温度	Tjmax	150	°C
許容損失	Pd	4.56 (Note 1)	W
動作温度範囲	Topr	-40 to +85	°C
保存温度範囲	Tstg	-55 to +150	°C

(Note 1) Ta=25°C 以上は、27.4mW/°C で軽減。
74.2 x 74.2 x 1.6mm 4 層ガラエポ基板実装時。

注意：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討お願いします。

推奨動作条件(Ta=-40°C to +85°C)

項　目	記　号	MIN	MAX	単　位
電源電圧 1	V_{DD}	2.1	3.6	V
電源電圧 2	V_{CC}	8.0	18.0	V
REFIN 電圧	V_{REFIN}	2.1	5.5	V
DAC 基準電圧	V_{DAC}	2.1	5.5	V
オペアンプ入力端子電圧	V_{INP}, V_{INN} (< VCCH - 2.5[V])	0.0	14.0	V
機能端子電圧	V_{EN}	-0.1	+3.6	V
2 線シリアル端子電圧	V_{SDA}, V_{SCL}	-0.1	+3.6	V
2 線シリアル周波数	f_{CLK}	-	400	kHz
VDAC 出力容量	C_{VDAC}	1.0	-	µF

© 2016 ROHM Co., Ltd. All rights reserved.

電気的特性 (特に指定のない限り, Ta=25°C, V_{DD}=3.3V, V_{CC}=15.0V, V_{REFIN}=5.0V)

項　目	記　号	規格値 MIN	規格値 TYP	規格値 MAX	単　位	条　件
【 レギュレータ (VDAC) 】						
FB 電圧	V_{FB}	0.492	0.500	0.508	V	
入力バイアス電流	I_{FB}	-1.2	0.0	1.2	µA	V_{FB}=0.60V
電流能力	I_O	10	50	-	mA	
【 階調アンプ】						
シンク電流能力 Nch 側 (AMP0)	IooA	-	-10.0	-6.6	mA	REG0=3BBh (14.0V)設定時 OUT0=15V 印加
シンク電流能力 Nch 側 (AMP1~12)	IooB	-	-30	-20	mA	REG1~12=199h (6.0V) 設定時 OUT1~12=7V 印加
シンク電流能力 Nch 側 (AMP13)	IooC	-	-60	-40	mA	REG13=043h (1.0V) 設定時 OUT13=2V 印加
ソース電流能力 Pch 側 (AMP0)	IoiA	40	60	-	mA	REG0=3BBh (14.0V) 設定時 OUT0=13V 印加
ソース電流能力 Pch 側 (AMP1~12)	IoiB	20	30	-	mA	REG1~12=199h (6.0V) 設定時 OUT1~12=5V
ソース電流能力 Pch 側 (AMP13)	IoiC	6.6	10.0	-	mA	REG13=043h (1.0V) 設定時 OUT13=0V 印加
負荷安定度(OUT0)	⊿VO-A	-	10	70	mV	I_O=0mA~-30mA REG0=199h (6.0V) 設定時
負荷安定度(OUT1~12)	⊿VO-B	-	10	70	mV	I_O=-15mA~15mA REG1~12=199h (6.0V) 設定時
負荷安定度(OUT13)	⊿VO-C	-	10	70	mV	I_O=0mA~30mA REG13=199h (6.0V) 設定時
最大出力電圧 (OUT0)	VOH-A	V_{CC}-0.20	V_{CC}-0.10	-	V	I_O=-30mA
最大出力電圧 (OUT1~12)	VOH-B	V_{CC}-1.00	V_{CC}-0.50	-	V	I_O=-15mA
最大出力電圧 (OUT13)	VOH-C	V_{CC}-0.60	V_{CC}-0.30	-	V	I_O=-5mA
最小出力電圧 (OUT0)	VOL-A	-	0.30	0.60	V	I_O=5mA
最小出力電圧 (OUT1~12)	VOL-B	-	0.60	1.20	V	I_O=15mA
最小出力電圧 (OUT13)	VOL-C	-	0.10	0.20	V	I_O=30mA
スルーレート (AMP0)	SR-A	1	4	-	V/µsec	OUT0=無負荷
スルーレート (AMP1~12)	SR-B	1	4	-	V/µsec	OUT1~12=無負荷
スルーレート (AMP13)	SR-C	1	4	-	V/µsec	OUT13=無負荷
【 10 Bit DAC 】						
分解能	RES	-	10	-	Bit	
積分非直線性誤差 (INL)	LE	-2	-	+2	LSB	理想直線に対する誤差 00Ah～3F5h 範囲
微分非直線性誤差 (DNL)	DLE	-2	-	+2	LSB	1LSB の理想増加量誤差 00Ah～3F5h 範囲

© 2016 ROHM Co., Ltd. All rights reserved.

電気的特性 – 続き(特に指定のない限り, Ta=25°C, V_{DD}=3.3V, V_{CC}=15.0V, V_{REFIN}=5.0V)

項　目	記　号	規格値			単　位	条　件
		MIN	TYP	MAX		
【 コントロール信号 1 (EN) 】						
スレッショルド電圧1	V_{ENth1}	0.8	-	1.7	V	
スレッショルド電圧2	V_{ENth2}	0.6	-	1.7	V	V_{DD}=2.5V
入力流入電流	I_{EN}	10.0	16.5	23.1	µA	V_{EN}=3.3V
【 コントロール信号 2 (SDA, SCL) 】						
スレッショルド電圧1	V_{th1}	0.8	-	1.7	V	
スレッショルド電圧2	V_{th2}	0.6	-	1.7	V	V_{DD}=2.5V
最小出力電圧	V_{OCL}	-	-	0.4	V	I_{SDA}=3mA
【 オペアンプ 】						
入力オフセット電圧	V_{OFF-HV}	-15	-	+15	mV	
入力バイアス電流	I_{B-HV}	-1.2	0.0	+1.2	µA	
シンク電流能力 Nch 側	I_{ooHV}	-	-100	-66	mA	V_{INP} = 7V, INN = HVDD 設定時 V_{HVDD}=8V 印加
ソース電流能力 Pch 側	I_{oiHV}	66	100	-	mA	V_{INP} = 7V, INN = HVDD 設定時 V_{HVDD}=6V 印加
負荷安定度	⊿VO-HV	-	10	70	mV	V_{INP} = 7V, INN = HVDD 設定時 I_O=-50mA~50mA
最大出力電圧	V_{OH-HV}	V_{CC}-0.20	V_{CC}-0.10	-	V	I_O=-30mA
最小出力電圧	V_{OL-HV}	-	0.10	0.20	V	I_O=30mA
スルーレート	SRHV	1	4	-	V/µsec	HVDD=無負荷
【 デバイス全体 】						
VDD 低電圧保護電圧	V_{DDUV}	1.7	1.9	2.1	V	VDD 立下り電圧
VDD 低電圧保護 ヒステリシス電圧	V_{DDHY}	-	100	-	mV	
VCC 低電圧保護電圧	V_{CCUV}	2.3	2.6	2.9	V	VCC 立下り電圧
VCC 低電圧保護 ヒステリシス電圧	V_{CCHY}	-	400	-	mV	
REFIN 低電圧保護電圧	V_{REFUV}	1.7	1.9	2.1	V	REFIN 立下り電圧
REFIN 低電圧保護 ヒステリシス電圧	V_{REFHY}	-	100	-	mV	
VDD 回路電流	I_{CCL}	0.31	0.51	0.71	mA	出力無負荷, DAC 初期値設定
VCC 回路電流	I_{CCH}	4.4	8.6	13.2	mA	出力無負荷, DAC 初期値設定

© 2016 ROHM Co., Ltd. All rights reserved.

各ブロック動作説明

(1) レギュレータ (VDAC)

DAC の基準電圧を設定するためのレギュレータ ブロックです。
VDAC にはイネーブル機能があり、EN=Low にすることでシャットダウン, EN=High にすることで FB 電圧と外部の抵抗により VDAC 電圧を設定できます。このとき、VDAC 電圧 < 5.5[V] (最大動作電圧) になるように設定してください。
VDAC 出力容量(C11)は、1[µF]以上としてください。
位相補償(C12)は、オープンでの利用が可能ですが、基板パターンは、設定することを推奨します。

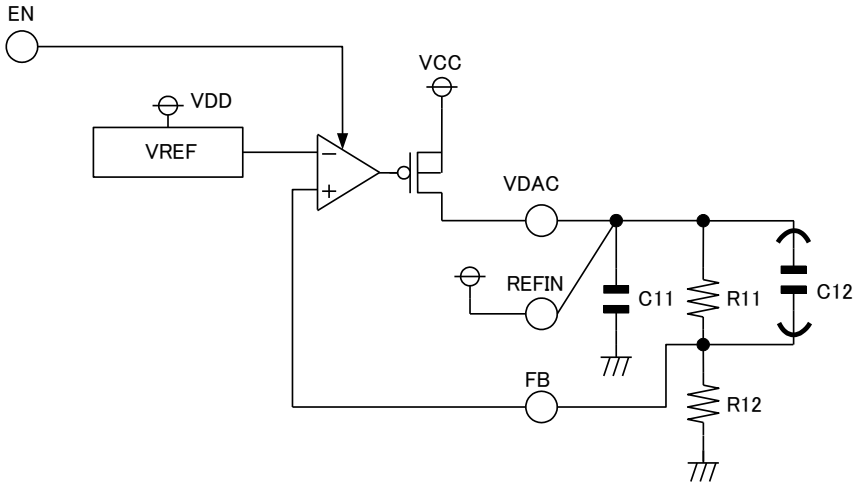


Figure 1. レギュレータ ブロック図

$$VDAC = 0.50 \times \frac{R11 + R12}{R12} \quad [V]$$

例) R11=18[kΩ], R12=2 [kΩ] の場合、VDAC=5.0[V] となります。

R11,R12 設定値の合計として 10[kΩ] ～ 100[kΩ]の範囲を推奨いたします。10[kΩ]以下の設定としますと、消費電流が増加し電力効率が悪化する可能性があります。100[kΩ]以上としますと、入力バイアス電流により、オフセット電圧が大きくなる可能性があります。

© 2016 ROHM Co., Ltd. All rights reserved.

(2) 10 Bit DAC ブロック

・シリアルデータコントロール部
2 線シリアル (SDA, SCL) 形式の I/F です。
SDA、SCL の各端子からのデータを保持するレジスタとレジスタの出力を受け、各部に調整電圧を与える DAC 回路から構成されます。

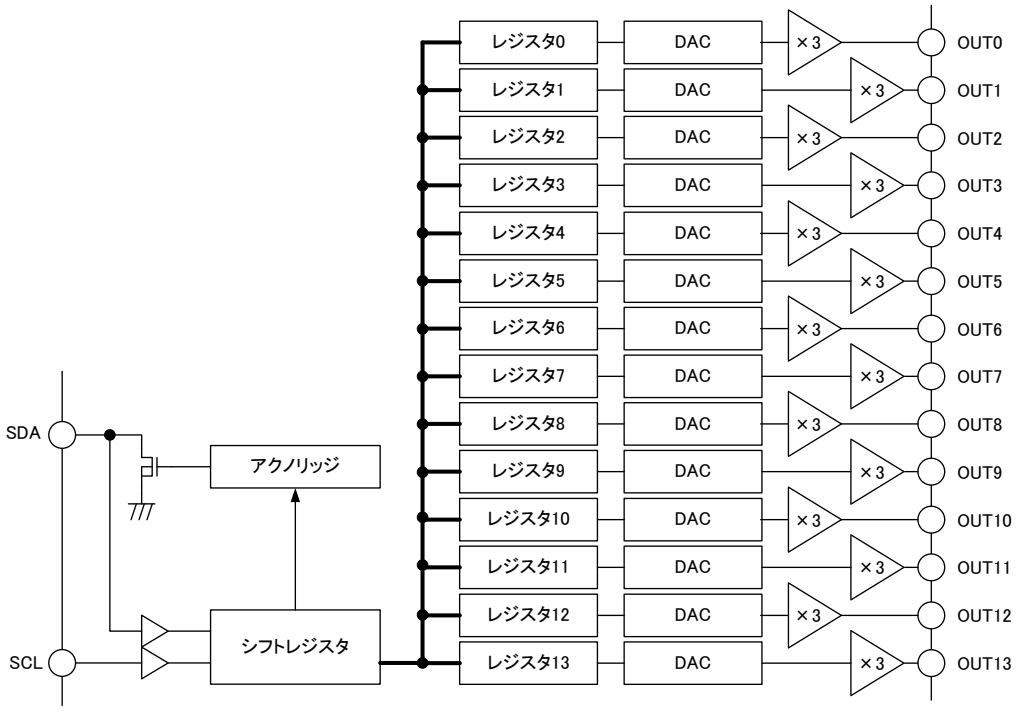


Figure 2. シリアル ブロック図

・レジスタ (Ch0 ～ Ch13)
Serial I/F によって入力されたシリアル信号(10bit の階調電圧値)をレジスタ アドレスごとに保持します。
Power On Reset によるリセット信号によってデータは初期化されます。

・DAC
Register に読み込んだ 10bit デジタル信号を電圧に変換します。

・アンプ (Ch0 ～ Ch13)
DAC より出力された電圧を 3 倍アンプにて出力します。
低電圧誤動作防止回路、温度保護回路動作時は、出力は Hi-z となります。
低 ESR の大容量コンデンサを接続する場合、抵抗にてダンピングし位相余裕を確保して下さい。

© 2016 ROHM Co., Ltd. All rights reserved.

・出力電圧設定モード
I²C BUS により、データを指定されたアドレスのレジスタに書き込みます。
I²C BUS からレジスタへの書き込みモードとして、①シングルモード, ②マルチモードがあります。
シングルモードでは指定された1つのレジスタにデータを書き込みます。
マルチモードでは2Byte 目で指定されたレジスタをスタートアドレスとして、複数のデータを入力することにより、連続してデータの書き込みを行なうことができます。
シングルモード・マルチモードの設定はSTOP ビットの有無により設定できます。

①シングルモード　タイミングチャート

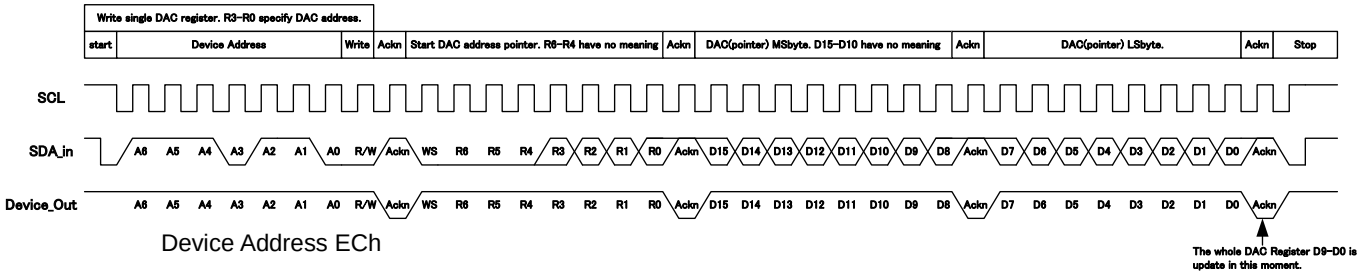


Figure 3. 出力電圧設定（シングルモード）

②マルチモード　タイミングチャート

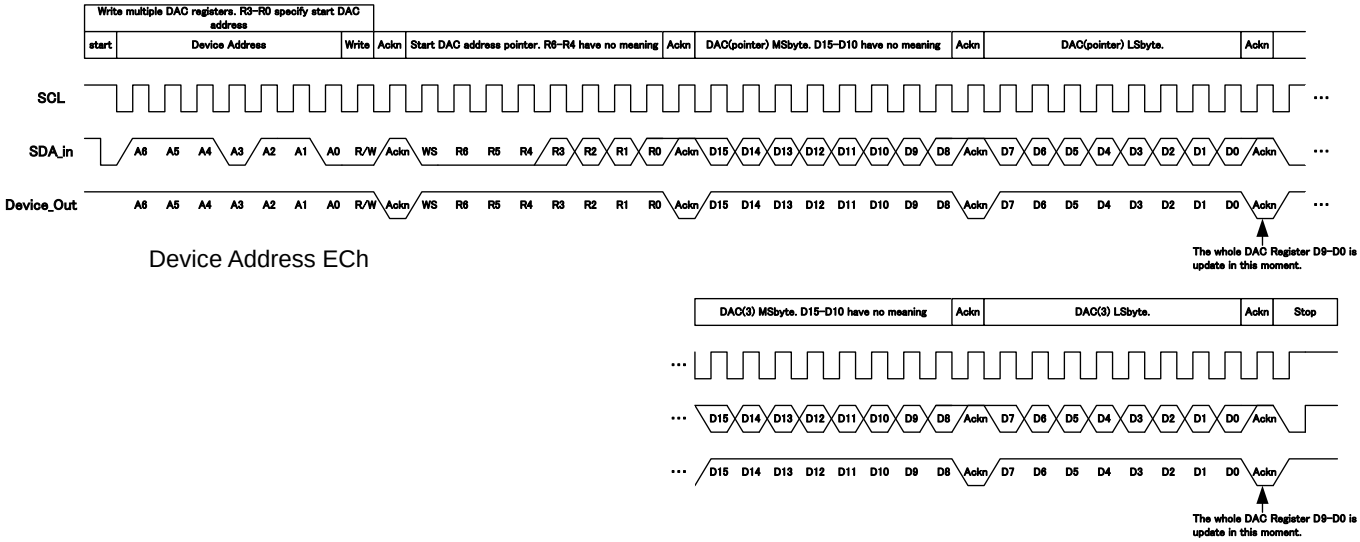


Figure 4. 出力電圧設定（マルチモード）

・デバイス アドレス
デバイスアドレス A6～A0 は、IC 固有の値となっております。（A6～A0）= 1110110 と設定して下さい。
レジスタアドレスは 2byte 目の下位 4bit (R3～R0)を使用します。R6～R4 は通常 0 に設定してください。

© 2016 ROHM Co., Ltd. All rights reserved.

・コマンド・インターフェース

ホストとのコマンド・インターフェースに I²C バス制御を用います。スレーブ・アドレスの他に 1 バイトのセレクト・アドレスを指定して書き込みや読み出しを行います。I²C バス スレーブモードのフォーマットを以下に示します。

	MSB LSB		MSB LSB		MSB LSB		
S	Slave Address	A	Select Address	A	DATA	A	P

S : スタート・コンディション

Slave Address : スレーブ・アドレス(7bit)の後にリード･モード(H)かライト・モード(L)の bit を付けて、計 8 ビットのデータを送る。（MSB ファースト）

A : アクノリッジ
送受信されているデータにはバイトごとにアクノリッジ・ビットが付け加わる。
データの送受信が正しく行われているときは"L"が送受信されます。
"H"の場合は、アクノリッジが無かったことになります。

Select Address : 1 バイトのセレクトアドレスを用います。

DATA : データ・バイト。送受信するデータ（MSB ファースト）

P : ストップ・コンディション

DAC1 に 3FCh を書き込む場合（シングルモード）

S	Slave Address	A	Select Address	A	Register1 DATA0	A	Register1 DATA1	A	P
(例)	ECh		01h		03h		FCh		

■ : マスタからスレーブ □ : スレーブからマスタ

DAC0 から DAC3 へ 3FCh を書き込む場合(マルチモード)

S	Slave Address	A	Select Address	A	Register0 DATA0	A	Register0 DATA1	A	Register1 DATA0	A	Register1～3 DATA0,DATA1	A	P
(例)	ECh		00h		03h		FCh		03h				

■ : マスタからスレーブ □ : スレーブからマスタ

・DAC レジスタ アドレス表

レジスタアドレス				レジスタ名		BIT								初期値	出力端子
R3	R2	R1	R0			7	6	5	4	3	2	1	0		
0	0	0	0	Register 0	DATA0	X	X	X	X	X	X	D9	D8	03BBh	OUT0
					DATA1	D7	D6	D5	D4	D3	D2	D1	D0		
0	0	0	1	Register 1	DATA0	X	X	X	X	X	X	D9	D8	0376h	OUT1
					DATA1	D7	D6	D5	D4	D3	D2	D1	D0		
0	0	1	0	Register 2	DATA0	X	X	X	X	X	X	D9	D8	0332h	OUT2
					DATA1	D7	D6	D5	D4	D3	D2	D1	D0		
0	0	1	1	Register 3	DATA0	X	X	X	X	X	X	D9	D8	02EEh	OUT3
					DATA1	D7	D6	D5	D4	D3	D2	D1	D0		
0	1	0	0	Register 4	DATA0	X	X	X	X	X	X	D9	D8	02AAh	OUT4
					DATA1	D7	D6	D5	D4	D3	D2	D1	D0		
0	1	0	1	Register 5	DATA0	X	X	X	X	X	X	D9	D8	0265h	OUT5
					DATA1	D7	D6	D5	D4	D3	D2	D1	D0		
0	1	1	0	Register 6	DATA0	X	X	X	X	X	X	D9	D8	0221h	OUT6
					DATA1	D7	D6	D5	D4	D3	D2	D1	D0		
0	1	1	1	Register 7	DATA0	X	X	X	X	X	X	D9	D8	01DDh	OUT7
					DATA1	D7	D6	D5	D4	D3	D2	D1	D0		
1	0	0	0	Register 8	DATA0	X	X	X	X	X	X	D9	D8	0199h	OUT8
					DATA1	D7	D6	D5	D4	D3	D2	D1	D0		
1	0	0	1	Register 9	DATA0	X	X	X	X	X	X	D9	D8	0154h	OUT9
					DATA1	D7	D6	D5	D4	D3	D2	D1	D0		
1	0	1	0	Register 10	DATA0	X	X	X	X	X	X	D9	D8	0110h	OUT10
					DATA1	D7	D6	D5	D4	D3	D2	D1	D0		
1	0	1	1	Register 11	DATA0	X	X	X	X	X	X	D9	D8	00CCh	OUT11
					DATA1	D7	D6	D5	D4	D3	D2	D1	D0		
1	1	0	0	Register 12	DATA0	X	X	X	X	X	X	D9	D8	0088h	OUT12
					DATA1	D7	D6	D5	D4	D3	D2	D1	D0		
1	1	0	1	Register 13	DATA0	X	X	X	X	X	X	D9	D8	0043h	OUT13
					DATA1	D7	D6	D5	D4	D3	D2	D1	D0		

DATA0：上位 8 ビット, DATA1：下位 8 ビット, X：don't care, D9～D0：データビット

© 2016 ROHM Co., Ltd. All rights reserved.

・I²C タイミング

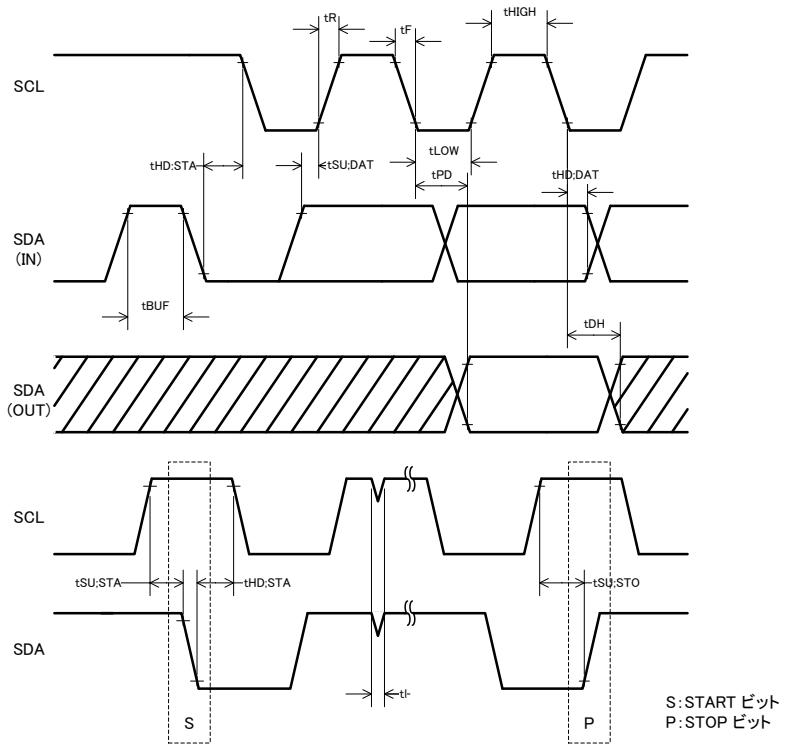


Figure 5. タイミング

・タイミング規定

パラメータ	記号	FASTモード			単位
		MIN	TYP	MAX	
SCL 周波数	f_{SCL}	-	-	400	kHz
SCL"H"時間	t_{HIGH}	0.6	-	-	µs
SCL"L"時間	t_{LOW}	1.2	-	-	µs
立ち上がり時間	t_R	-	-	0.3	µs
立ち下り時間	t_F	-	-	0.3	µs
スタート条件ホールド時間	$t_{HD;STA}$	0.6	-	-	µs
スタート条件セットアップ	$t_{SU;STA}$	0.6	-	-	µs
SDA ホールド時間	$t_{HD;DAT}$	100	-	-	ns
SDA セットアップ時間	$t_{SU;DAT}$	100	-	-	ns
アクノレッジ遅延時間	t_{PD}	-	-	0.9	µs
アクノレッジホールド時間	t_{DH}	-	0.1	-	µs
ストップ条件セットアップ	$t_{SU;STO}$	0.6	-	-	µs
バス開放時間	t_{BUF}	1.2	-	-	µs
ノイズスパイク幅	t_I	-	0.1	-	µs

・階調出力設定

階調出力電圧(OUT0～OUT13)と DAC 設定値の関係は以下のようになります。

$$Output\ voltage\ (OUT0\ to\ OUT13) = \frac{DAC\ setting\ value + 1}{1024} \times 3 \times REFIN$$

階調出力 OUT0～OUT13 は VCC の UVLO 解除後に出力されます。UVLO 検出中の出力は Hi-Z になります。

© 2016 ROHM Co., Ltd. All rights reserved.

(3) HVDD 用オペアンプ

出力電流能力±20mA 以上の DAC 出力が必要な場合、Figure 6 のようにして使用して下さい。

アンプ単独で使用する場合、Figure 7 のような抵抗分圧による電圧設定でも使用出来ます。

- 基準電圧側の電源にはレギュレータ出力タイプの電源を使用して下さい。
- RCOM1,RCOM2 の設定値として 10kΩ～100kΩ の範囲を推奨いたします。
  10kΩ 以下の設定としますと、消費電流が増加し電力効率が悪化する可能性があります。
  100kΩ 以上としますと、入力バイアス電流 0.1μA(TYP)により、オフセット電圧が大きくなる可能性があります。
- HVDD に低 ESR の大容量コンデンサ(C32)を接続する場合、抵抗(R32)のようにダンピングし位相余裕を確保して下さい。

HVDD を使用しない場合にはバッファ型にし、INP 端子を接地してください。

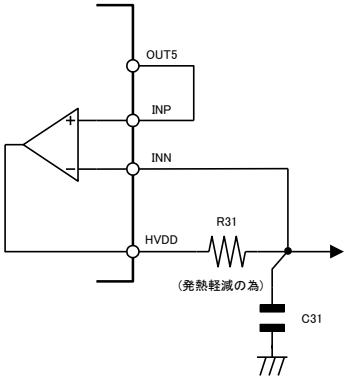


Figure 6. DAC の出力として使用する場合

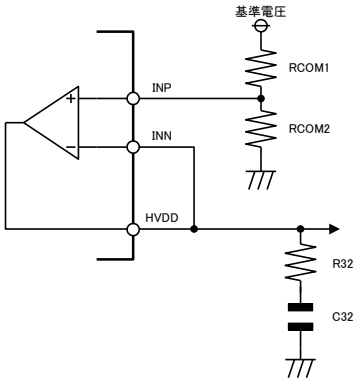


Figure 7. 抵抗分圧入力にて、アンプ単独で使用する場合

(4) Power On Reset

デジタル電源 VDD 投入時 リセット信号を発生させ、シリアル I/F 及び各レジスタの初期化を行います。

(5) UVLO(Under Voltage Lock Out)

デジタル電源 VDD, アンプ電源 VCC 及び DAC 基準電圧 REFIN の電圧が、規定値以下になると出力を OFF させます。

(6) TSD(Thermal Shut Down)

IC の熱破壊・熱暴走を防止するために、チップ温度が約 175°C 以上になると出力が OFF します。
また、一定温度に戻ると復帰します。
ただし、温度保護回路は本来 IC 自身を保護する目的で内蔵しておりますので、ジャンクション温度 150°C 未満での熱設計をお願いします。

© 2016 ROHM Co., Ltd. All rights reserved.

シーケンスイメージ図

1. VCC 電源 ON 前に EN = H の場合

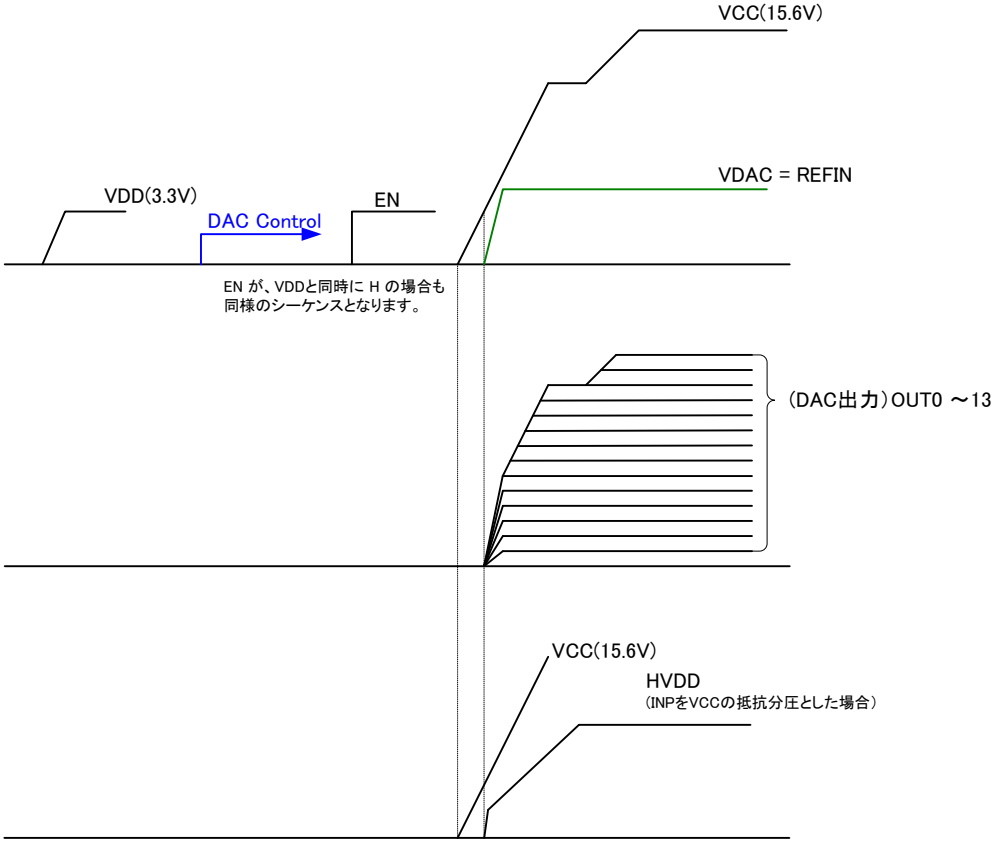


Figure 8. シーケンス・イメージ図 1

2. VCC 電源 ON 後に EN = H の場合

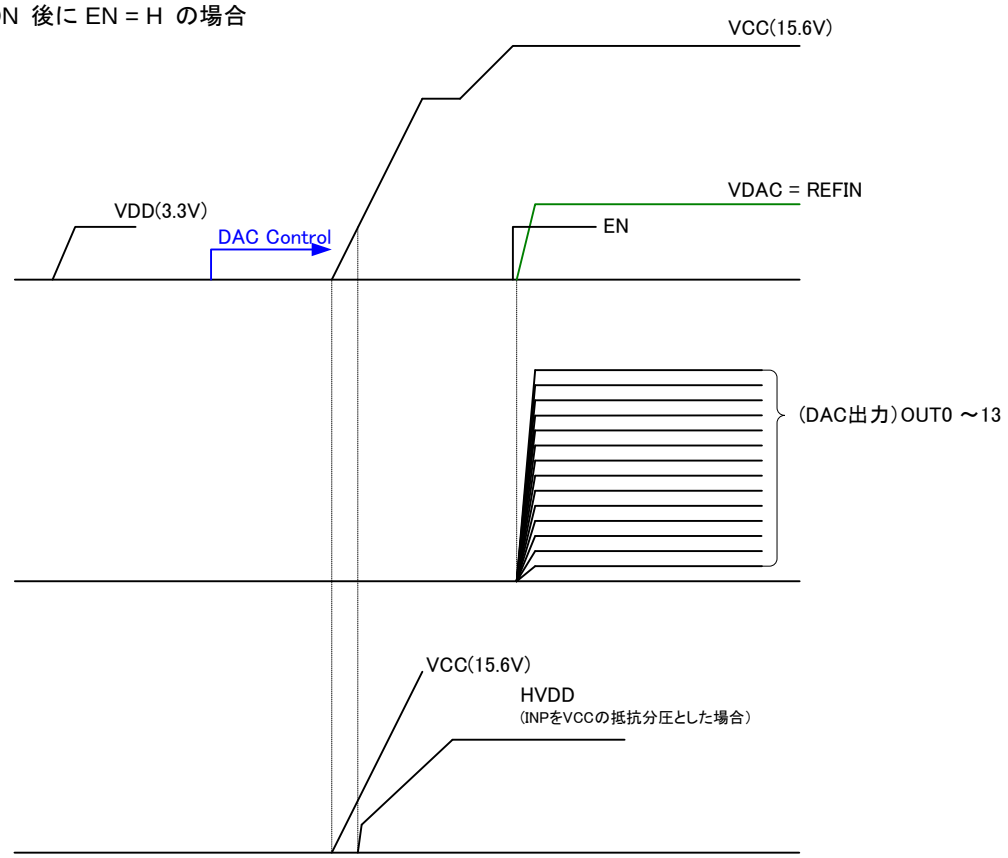


Figure 9. シーケンス・イメージ図 2

© 2016 ROHM Co., Ltd. All rights reserved.

使用上の注意

1. **電源の逆接続について**
電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. **電源ラインについて**
基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑止してください。グラウンドラインについても、同様のパターン設計を考慮してください。
また、LSI のすべての電源端子について電源－グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. **グラウンド電位について**
グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. **グラウンド配線パターンについて**
小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. **熱設計について**
万一、最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、最高接合部温度を超えないようにしてください。

6. **推奨動作条件について**
この範囲であればほぼ期待通りの特性を得ることができる範囲です。電気特性については各項目の条件下において保証されるものです。

7. **ラッシュカレントについて**
IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

8. **強電磁界中の動作について**
強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

9. **セット基板での検査について**
セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

10. **端子間ショートと誤装着について**
プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

11. **未使用の入力端子の処理について**
CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

© 2016 ROHM Co., Ltd. All rights reserved.

使用上の注意 — 続き

12. **各入力端子について**
本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。
この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。
例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、
〇抵抗では、グラウンド＞(端子 A)の時、トランジスタ(NPN)ではグラウンド> (端子 B)の時、P-N 接合が寄生ダイオードとして動作します。
〇また、トランジスタ(NPN)では、グラウンド> (端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。
IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子にグラウンド(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子がグラウンドにショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

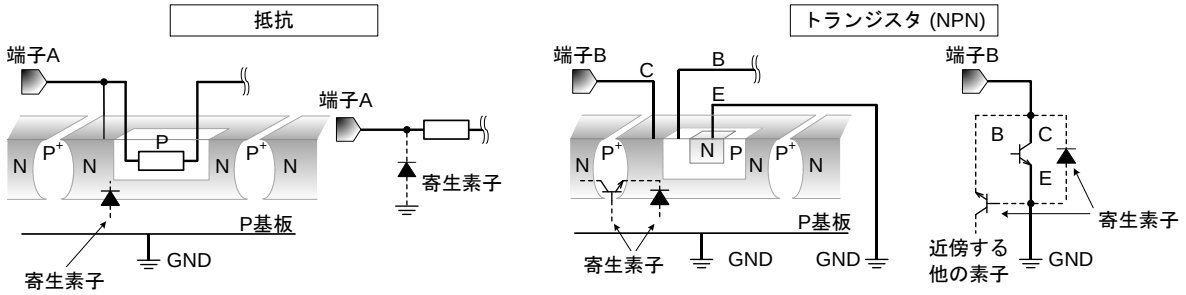
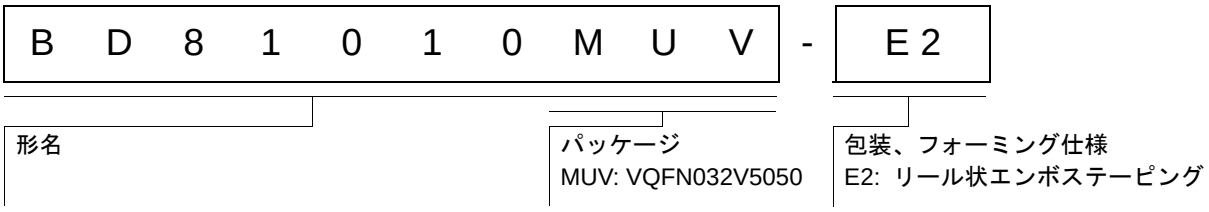


Figure 10. モノリシック IC 構造例

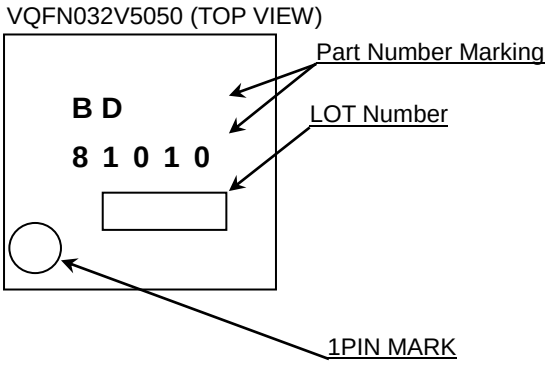
13. **温度保護回路について**
IC を熱破壊から防ぐための温度保護回路を内蔵しております。許容損失範囲内でご使用いただきますが、万が一許容損失を超えた状態が継続すると、チップ温度 Tj が上昇し温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 Tj が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

© 2016 ROHM Co., Ltd. All rights reserved.

発注形名情報



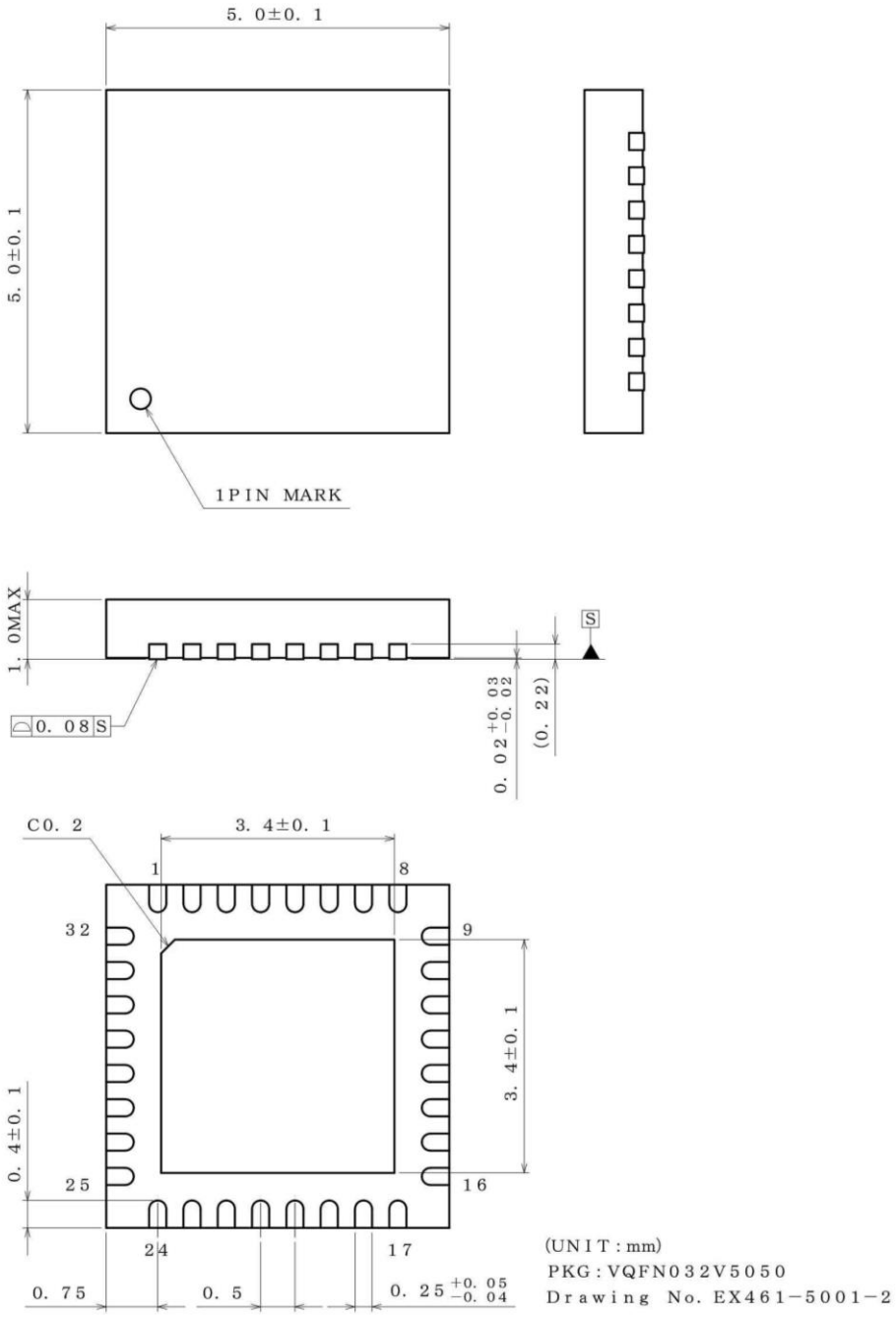
標印図



© 2016 ROHM Co., Ltd. All rights reserved.

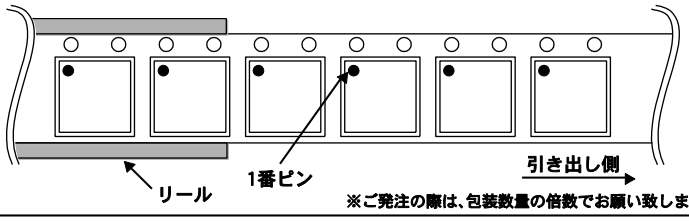
外形寸法図と包装・フォーミング仕様

Package Name	VQFN032V5050



＜包装仕様＞

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 （リールを左手に持ち、右手でテープを引き出したときに製品の1番ピンが左上にくる方向）



※ご発注の際は、包装数量の倍数でお願い致します。

© 2016 ROHM Co., Ltd. All rights reserved.

改訂記録

日付	Revision	改訂内容
2016.02.19	001	新規作成

© 2016 ROHM Co., Ltd. All rights reserved.

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがいまして、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASSⅢ	CLASSⅢ	CLASSⅡb	Ⅲ類
CLASSⅣ		CLASSⅢ	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
   ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
   ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。

3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておりません。したがいまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
   ①水・油・薬液・有機溶剤等の液体中でのご使用
   ②直射日光・屋外暴露、塵埃中でのご使用
   ③潮風、Cl_2、H_2S、NH_3、SO_2、NO_2 等の腐食性ガスの多い場所でのご使用
   ④静電気や電磁波の強い環境でのご使用
   ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
   ⑥本製品を樹脂等で封止、コーティングしてのご使用。
   ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実に行うことをお薦め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
   ⑧本製品が結露するような場所でのご使用。

4. 本製品は耐放射線設計はなされておりません。

5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。

6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。

7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。

8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。

9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。

2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせて頂きます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
   その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

© 2015 ROHM Co., Ltd. All rights reserved.

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。

2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがいまして、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
   ①潮風、Cl_2、H_2S、NH_3、SO_2、NO_2 等の腐食性ガスの多い場所での保管
   ②推奨温度、湿度以外での保管
   ③直射日光や結露する場所での保管
   ④強い静電気が発生している場所での保管

2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。

3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱いください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。

4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに２次元バーコードが印字されていますが、２次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。

2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。

3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権 その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。 ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。

2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。

3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。

4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

© 2015 ROHM Co., Ltd. All rights reserved.

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。

2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。

3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。

© 2015 ROHM Co., Ltd. All rights reserved.